

## Calcul du bit de parité (paire ou impaire)

Un bit de parité, ou bit de contrôle, est un bit ajouté à une chaîne de code binaire pour garantir que le nombre total de 1 bits dans la chaîne est pair ou impair. Les bits de parité sont utilisés comme la forme la plus simple de code de détection d'erreur.

→ Écrire un programme VHDL pour réaliser un circuit générateur de bit de parité paire ou impaire d'un mot binaire de 8 bits.

→ Écrire un programme VHDL pour réaliser le circuit générateur d'erreur qui à la réception du mot binaire avec son bit de parité (ainsi que le type de parité) génère un bit d'erreur en cas où le bit de parité est incorrect.

Solution :

Ce circuit recevra en entrée un mot sur 8 bits et une commande T pour le choix du type de parité.

T=0 → Bit de parité paire et T=1 → Bit de parité impaire

En sortie, il générera le bit de parité.

```
LIBRARY IEEE;
USE IEEE.STD_LOGIC_1164.ALL;
USE IEEE.NUMERIC_STD.ALL;

ENTITY Parite IS
    PORT ( M : IN STD_LOGIC_VECTOR(7 DOWNTO 0) ;
          T : IN STD_LOGIC ;
          P : OUT STD_LOGIC
    );
END Parite;

ARCHITECTURE Comportement OF Parite IS
BEGIN
    PROCESS (M)
        variable x : std_logic ;
    BEGIN
        x := '0' ;
        for k in 0 TO 7 loop
            if M(k) = '1' then
                x := not x;
            end if;
        end loop ;
        if T='1' then
            P <= not x ; - - Parité impaire
        else P <= x ; - - Parité paire
        end if;
    END PROCESS;
END Comportement ;
```